

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平11-307691

(43)公開日 平成11年(1999)11月5日

(51)Int.Cl.⁶
H 0 1 L 23/13
23/15
H 0 5 K 3/42
識別記号
6 1 0

F I
H 0 1 L 23/12
H 0 5 K 3/42
H 0 1 L 23/14
C
6 1 0 B
C

審査請求 未請求 請求項の数2 F D (全 5 頁)

(21)出願番号 特願平10-126804

(22)出願日 平成10年(1998)4月20日

(71)出願人 391039896

株式会社住友金属エレクトロデバイス
山口県美祢市大嶺町東分字岩倉2701番1

(72)発明者 光永 昇

山口県美祢市大嶺町東分字岩倉2701番1
株式会社住友金属エレクトロデバイス内

(74)代理人 弁理士 吉村 博文

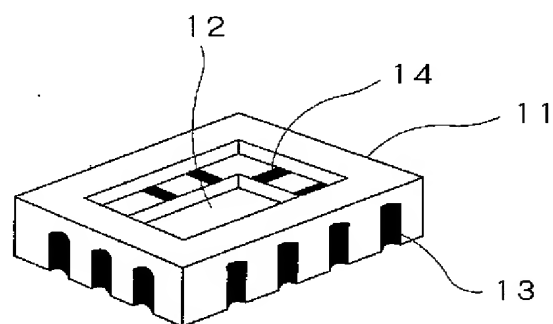
(54)【発明の名称】 電子部品用セラミックパッケージ

(57)【要約】

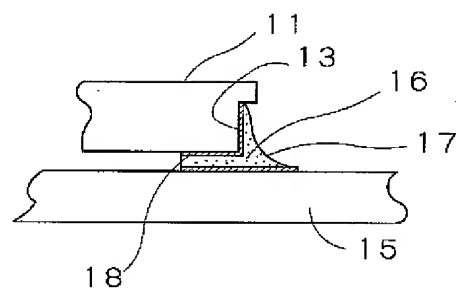
【課題】 多数個集合体からキャストレーション部を通して分割してなる電子部品用セラミックパッケージにおいて、キャストレーション部の導体はガラスを含むことで、バリ、欠けの少ない電子部品用セラミックパッケージを提供する。

【解決手段】 多数個集合体からキャストレーション部を通して分割してなる電子部品用セラミックパッケージにおいて、該キャストレーション部の導体はガラスを含む手段を有する。

(a)



(b)



【特許請求の範囲】

【請求項1】 多数個集合体からキャストレーション部を通して分割してなる電子部品用セラミックパッケージにおいて、該キャストレーション部の導体はガラスを含むことを特徴とする電子部品用セラミックパッケージ。

【請求項2】 前記キャストレーション部の導体は金属粉末にガラスを30重量%以下含むことを特徴とする請求項1に記載の電子部品用セラミックパッケージ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、キャストレーションを有する電子部品用セラミックパッケージに係り、より詳細には、チップキャリア等の多数個集合体シート状電子部品用セラミックパッケージから個片の電子部品用セラミックパッケージ分割時にキャストレーション部の分割性を良好にするためにキャストレーション部の導体にガラスを含む電子部品用セラミックパッケージに関する。

【0002】

【従来の技術】チップキャリア等電子部品用セラミックパッケージは、通常、配線導体層が形成された複数の絶縁体層が積層され、上下絶縁体層間はスルーホール導体で接続された形態からなり、このパッケージ表面には、図3に示すように、半導体チップ等の電子部品を実装するための電子部品搭載部22が形成されている。そして、このような電子部品用セラミックパッケージ21は、電子部品を実装し、リッド等で封止した（図示せず）後、PCボード(Printed Circuit Board)25ハ半田26等により実装される。このとき、電子部品用セラミックパッケージ21とPCボード25との接着力を強固なものとするために、電子部品用セラミックパッケージ21の端面にキャストレーション23を設けて、メニスカス27を形成させている。また、該キャストレーション23は電子部品（図示せず）をボンディングワイヤ等でワイヤボンダット24と接続し、該キャストレーション23を経由して、接続端子28につなげる配線導体の役目もしている。

【0003】ところで、上記電子部品用セラミックパッケージは、多数個集合体の状態で高融点金属からなる導体ペーストをセラミックグリーンシートからなる絶縁体層にスクリーン印刷した複数枚が積層され、焼成まえに個々の電子部品用セラミックパッケージの形状となるように、前記キャストレーション部を形成するスルーホールの中心を通して、チョコレートブレイク溝を形成し、焼成する。その後Ni、Auメッキ等を施し、分割し、個々の電子部品用セラミックパッケージとする。従って、この種の電子部品用セラミックパッケージでは、

① 個々の電子部品用セラミックパッケージが規定の形状に分割させる。

② 特にキャストレーション部にバリや欠けが発生しな

い。ことが必要とされる。

【0004】

【発明が解決しようとする課題】しかし、従来の電子部品用セラミックパッケージでは、前記高融点金属からなる導体ペーストは配線の導通抵抗を低くするために、タングステン粉末のみに樹脂、溶剤を混合したものを使用するのが一般的であるため、次のような課題がある。

① 導体ペーストがタングステン粉末のみであるので、非常に緻密な導体層となり、金属面間の破壊強度が高くなる。

② キャストレーション部の導体が、配線導体部と同じ導体ペーストからなるので、キャストレーション部での分割時の破壊強度も高くなる。

③ そのため、キャストレーション部の金属面を真っ直ぐに切断できず、バリや欠けが発生する。（図3参照）

【0005】本発明は、以上のような課題に対処して創作したものであって、その目的とする処は、多数個集合体からキャストレーション部を通して分割してなる電子部品用セラミックパッケージにおいて、キャストレーション部の導体はガラスを含むことで、バリ、欠けの少ない電子部品用セラミックパッケージを提供することにある。

【0006】

【課題を解決するための手段】そして、上記課題を解決するための手段としての本発明の電子部品用セラミックパッケージは、多数個集合体からキャストレーション部を通して分割してなる電子部品用セラミックパッケージにおいて、該キャストレーション部の導体はガラスを含むことを特徴とする。また、本発明の電子部品用セラミックパッケージは、前記発明において、前記キャストレーション部の導体は金属粉末にガラスを30重量%以下含むことを特徴とする。

【0007】ここで、多数個集合体とは、個々の電子部品用セラミックパッケージを作り出すのに、セラミックシート上に多数個の電子部品用セラミックパッケージを平面的に配置させたものである。個々の電子部品用セラミックパッケージは、複数枚のセラミックグリーンシート上にそれぞれの層を形成するための多数個の電子部品用セラミックパッケージを平面的に導体印刷配置し、複数枚を積層一体化し、焼成し、メッキした後、予め設けておいたチョコレートブレイク溝に沿って分割することで得られる。前記キャストレーションは、電子部品用セラミックパッケージをPCボードに表面実装するときPCボードとの接着強度を強固なものとするために必要となるものである。個々の電子部品用セラミックパッケージの端面になる位置にスルーホール孔を穿設し、導体ペーストで中空のスルーホール印刷を行い、前記チョコレートブレイク溝に沿って分割したとき該スルーホール孔を通して分割するのでスルーホールの導体印刷された内壁が電子部品用セラミックパッケージの端面に露出

10

20

30

40

50

し、前記キャストレーション部を形成する。このような形成法により、キャストレーション付きの電子部品用セラミックパッケージが一度に簡単に多数個が製作することができる。ところで、前記キャストレーション用の前記スルーホール部の導体印刷として、導体ペーストは配線回路導体印刷と同じであるタングステンやモリブデン等の金属に樹脂、溶剤を混合させたものを使用している。これは、配線回路導体の導通抵抗を出来るだけ低くする必要から、出来るだけピュアな金属を使っている。従って、該スルーホール部の導体印刷でも同じ導体を使っている。しかし、該スルーホール部は導体膜厚が配線回路導体部の導体膜厚よりかなり厚く付く傾向があるので、該スルーホール部の導体にガラスを混入させても導通抵抗の増加は起こらない。また、従来から、前記配線回路導体印刷とスルーホール部の導体印刷のスクリーン印刷用のマスクは別々のものを使用し、工程は分かれているので、導体ペーストの種類を変えても工程数の増加にはならない。

【0008】

【発明の効果】以上の説明より明らかなように、本発明の電子部品用セラミックパッケージによれば、多数個集合体からキャストレーション部を通して分割してなる電子部品用セラミックパッケージのキャストレーション部の導体はガラスを含むことで、キャストレーション部の分割時の破壊強度が高くないガラスの界面に沿って分割されるので、キャストレーション部の導体金属面を真っ直ぐ切断でき、バリ、欠けの発生を押さえるとができるという効果を有する。また、前記キャストレーション部の導体は金属粉末にガラスを30重量%以下含むことにより、導通抵抗が高くなることを押さえとることができるという効果を有する。

【0009】

【発明の実施の形態】以下、図面を参照しながら、本発明を具体化した好ましい実施の形態について説明する。ここに、図1～図2は、本実施形態の電子部品用セラミックパッケージを示し、図1(a)は実施形態の電子部品用セラミックパッケージの概略斜視図、図1(b)は実施形態の電子部品用セラミックパッケージのPCボードとの接続部の概略断面図、図2は多数個集合体状態の電子部品用セラミックパッケージの概略斜視図である。

【0010】—実施形態—

本実施形態の電子部品用セラミックパッケージは、LCC (Leadless ChipCarrier) タイプの積層型電子部品用セラミックパッケージ11であって、アルミナを主成分とする複数枚の絶縁体層を積層してなり、電子部品用セラミックパッケージ表層の中央部に凹状に形成されたキャビティと呼ばれる電子部品搭載部12に電子部品とボンディングワイヤ(図示せず)で接続するためのワイヤボンダット14を有し、電子部品用セラミックパッケージ外周端面にワイヤボンダット14と電子部品用セ

ラミックパッケージ裏面に設けられた接続端子18とを中継すると同時にPCボード15への実装時に半田16との接続強度を強くするためのメニスカス17を得るためのキャストレーション13を有している。この電子部品用セラミックパッケージ11は電子部品搭載部12には図示しないが半導体チップ等の電子部品を実装し封止用リッドで封止して、PCボードに実装される。

【0011】この電子部品用セラミックパッケージ11は、絶縁体層となるアルミナのグリーンシートにキャストレーション13用のスルーホールを穿設し、該スルーホールにガラス粉末を混合させたタングステンペースト等でスクリーン印刷し、またキャビティ用の孔穿設や配線用の金属導体パターン及びビアホールをスクリーン印刷した後、該グリーンシートを複数枚積層し、水素、窒素の還元性雰囲気の下で1500～1600℃で同時焼成し、NiやAuメッキを施した後、多数個集合体電子部品用セラミックパッケージ19からキャストレーション13用のスルーホール孔の中心部を通して分割することで、個片のキャストレーション付き電子部品用セラミックパッケージ11となる。

【0012】ここで、前記アルミナとしては、アルミナ粉末にマグネシア、シリカ、炭酸カルシウム等の焼結助剤と酸化チタン、酸化クロム、酸化モリブデン等の着色剤とを少量加えた粉体に、ジオクチルアジピン酸等の可塑剤、アクリル樹脂、ブチラール樹脂等のバインダー及びトルエン、キシレン、アルコール類等の溶剤を加え、十分に混練して粘度2000～40000cpsのスラリーを作製し、通常のドクターブレード法によって、例えば0.3mm厚のグリーンシートにして使用する。また、前記キャストレーション13のスルーホール印刷用導体ペーストはタングステン粉末70～98重量%にガラス分として、TiO₂を2～30重量%添加し、樹脂及び溶剤を加えてペーストとした。ここで、ガラス分が2重量%以下であれば、分割時のバリ、欠けの発生防止に効果が少なくなり、ガラス分が30重量%を超えると導通抵抗の増加となる。

【0013】ところで、本実施形態の電子部品用セラミックパッケージ11は、前記グリーンシートを3枚構成としている。最上層絶縁体層になるグリーンシートにはキャストレーション用のスルーホールは形成されておらず、2層目及び3層目の絶縁体層になるグリーンシートにはキャストレーション用のスルーホールが形成されている。次に、本実施形態の電子部品用セラミックパッケージ11の作用・効果を確認するため、多数個集合体電子部品用セラミックパッケージ19からキャストレーション13用のスルーホール孔の中心部を通して分割し、個片のキャストレーション付き電子部品用セラミックパッケージ11とした30個の電子部品用セラミックパッケージのキャストレーション部のバリの大きさを測定した結果を、従来のようにキャストレーション用のスルー

ホール印刷用導体ペーストにガラスを含まない比較例と併せて、表1に示す。なお、バリと欠けは分割時に一方側に分割片が残り、もう一方側に分割片が取られることになり、裏腹の関係となる。

【0014】

【表1】

単位：μm

	実 施 例	比 較 例
最 大	15	55
平 均	5	15

n = 30個

【0015】その結果、本実施形態の電子部品用セラミックパッケージ11は、図3(a)に模式的に示すような、従来のセラミックパッケージ21に見られたバリ29や欠け30は大幅に改善された。また、ガラスを混合させたことによる導通抵抗の増加がないことが確認できた。このことから、キャストレーション用のスルーホール印刷用導体ペーストにガラスを混合することが、多数個集合体から個片に分割する時にバリ、欠けの欠点の発生が押さえられることが確認できた。

【0016】なお、本発明は、上述した実施形態に限定されるものではなく、本発明の主旨を逸脱しない範囲で変形、実施できる。因みに、前記電子部品用セラミックパッケージの形態として、電子部品搭載部にワイヤボン

10 【図面の簡単な説明】

【図1】(a)は、本発明実施形態を示す電子部品用セラミックパッケージの模式的な斜視図である。(b)は、本発明の実施形態を示す電子部品用セラミックパッケージの実装時の説明をするための模式的な部分拡大断面図である。

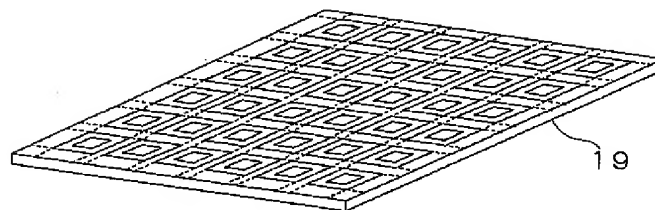
【図2】本発明の実施形態を示す電子部品用セラミックパッケージの多数個集合体の状態を示す斜視図である。

20 【図3】(a)は、従来の電子部品用セラミックパッケージの模式的な一部断面図を含む側面図である。(b)は、従来の電子部品用セラミックパッケージの実装時の説明をするための模式的な部分拡大断面図である。

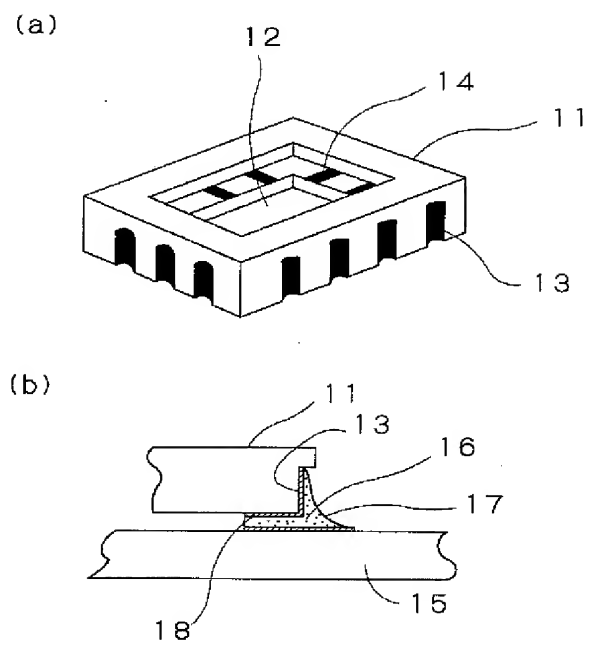
【符号の説明】

11・・・電子部品用セラミックパッケージ、12・・・電子部品搭載部、13・・・キャストレーション、14・・・ワイヤボンダット、15・・・PCボード、16・・・半田、17・・・メニスカス、18・・・接続端子、21・・・電子部品用セラミックパッケージ、22・・・電子部品搭載部、23・・・キャストレーション、24・・・ワイヤボンダット、25・・・PCボード、26・・・半田、27・・・メニスカス、28・・・接続端子、29・・・バリ、30・・・欠け

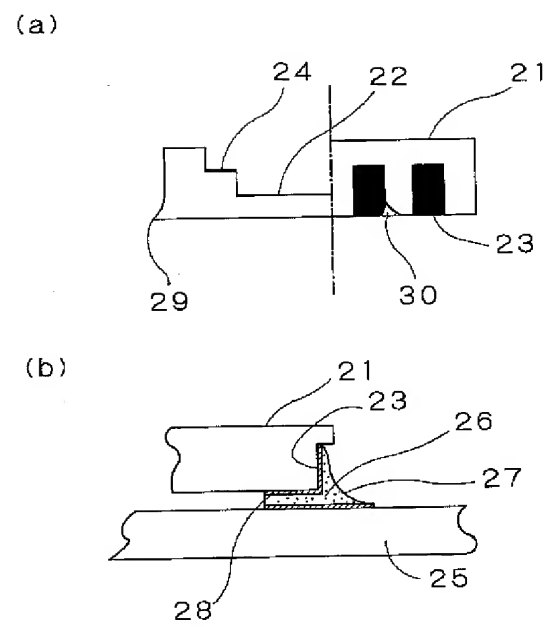
【図2】



【図1】



【図3】



PAT-NO: JP411307691A
DOCUMENT-IDENTIFIER: JP 11307691 A
TITLE: CERAMIC PACKAGE FOR ELECTRONIC
COMPONENTS
PUBN-DATE: November 5, 1999

INVENTOR-INFORMATION:

NAME	COUNTRY
mitsunaga, noboru	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
SUMITOMO METAL ELECTRONICS DEVICES INC	N/A

APPL-NO: JP10126804
APPL-DATE: April 20, 1998

INT-CL (IPC): H01L023/13 , H01L023/15 , H05K003/42

ABSTRACT:

PROBLEM TO BE SOLVED: To obtain a ceramic package with for burrs/defects for electronic components by adding glass in a conductor at a castellation of the ceramic package for electronic components, made by dividing a set of many packages through the

castellations.

SOLUTION: This ceramic package 11 for electronic components is made by laminating insulator layers containing Al as the main component and has a wire-bond pad 14 at an electronic component mount 12 formed in a recess at the central part of the ceramic package 11 surface layer and a castellation 13 at the ceramic package 11 peripheral end face for relaying the wire bond pad 14 to a connection terminal 18 and for obtaining a meniscus 17 for increasing the connection strength to solder 16. The conductor of the castellation contains glass and hence it will be divided along the interface of the glass where the fracture strength in dividing the castellation 13 is not high.

COPYRIGHT: (C)1999,JPO